

SECTION B: 60 MARKS**BAHAGIAN B: 60 MARKAH****INSTRUCTION:**

This section consists of **FOUR (4)** structured questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi **EMPAT (4)** soalan berstruktur. Jawab semua soalan.

QUESTION 1**SOALAN 1**CLO1
C1

(a) State 216_8 in hexadecimal equivalent.

Tentukan 216_8 dalam heksadesimal.

[3 marks]

[3 markah]

CLO1
C4

(b) Solve the 8-bits arithmetic operation below using Two's Complement method.

Selesaikan operasi aritmetik 8 bit di bawah menggunakan kaedah Pelengkap 2.

$$87_{10} - 62_{10}$$

[6 marks]

[6 markah]

CLO1
C3

(c) Convert the numbers below to BCD 8421 Codes.

Tukarkan nombor di bawah kepada kod BCD 8421.

(i) 45_{10}

(ii) 637_8

[6 marks]

[6 markah]

QUESTION 2

SOALAN 2

CLO1
C1

(a) Refer to Diagram B2(a); write the truth table for this logic gate.

Berdasarkan Rajah B2(a); tuliskan jadual kebenaran bagi get logik tersebut.

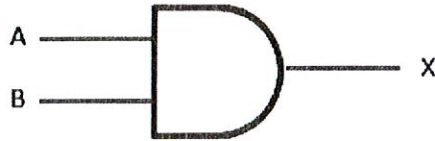


Diagram B2(a) / Rajah B2(a)

[3 marks]

[3 markah]

CLO2
C4

(b) Simplify the following problem using the Karnaugh maps (K-maps) method.

Permudahkan permasalahan berikut menggunakan peta Karnaugh (peta-K).

$$Z = \overline{A}BC + A\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC + \overline{A}\overline{B}C$$

[5 marks]

[5 markah]

CLO2
C3

(c) One office has telephone system with 4 lines of incoming call but only 1 line will be picked to be connected to the next station. To realize the situation above, multiplexer is used. Draw the logic circuit and truth table for that multiplexer.

Sebuah pejabat mempunyai sistem telefon dengan 4 baris panggilan masuk tetapi hanya 1 talian sahaja akan dipilih untuk disambungkan ke stesen seterusnya. Bagi merealisasikan keadaan di atas, pemultipleks digunakan. Lukiskan litar logik dan jadual kebenaran bagi pemultipleks itu.

[7 marks]

[7 markah]

QUESTION 3

SOALAN 3

CLO2
C1

(a) State the difference between JK flip-flop and SR flip-flop.

Nyatakan perbezaan di antara flip-flop JK dan flip-flop SR.

[3 marks]

[3 markah]

CLO2
C3

(b) Draw the logic circuit and truth table for SR flip-flop active high and active low.

Lukiskan litar logik dan jadual kebenaran bagi flip-flop SR aktif tinggi dan aktif rendah.

[6 marks]

[6 markah]

CLO2
C3

(c) Draw a logic circuit for JK flip-flop and then convert the logic circuit to T flip-flop and D flip-flop.

Lukiskan litar logik flip-flop JK dan kemudian tukarkan kepada litar logik tersebut menjadi flip-flop T dan flip-flop D.

[6 marks]

[6 markah]

QUESTION 4

SOALAN 4

CLO2
C3

- (a) Draw a 4-bit shift register Serial Input Serial Output (SISO) by using flip-flop D with a positive clock trigger.

Lukiskan sebuah alat daftar 4 bit masukan siri keluaran siri (SISO) dengan menggunakan flip-flop D dengan picuan jam pinggir positif.

[3 marks]

[3 markah]

CLO2
C3

- (b) Given the existing data in 4-bits shift register Serial Input Serial Output (SISO) is 1011_2 . Illustrate with the aid of truth table and timing diagram

the displacement data if new data 0110_2 is shifted to the register.

Diberi data yang sedia ada dalam 4 bit alat daftar masukan siri keluaran siri (SISO) ialah 1011_2 . Dengan bantuan jadual kebenaran dan rajah masa, ilustrasikan anjakan yang berlaku jika data baru 0110_2 dimasukkan ke dalam alat daftar tersebut.

[6 marks]

[6 markah]

CLO2
C3

- (c) Explain **TWO (2)** arithmetic operations that can be performed by shift register by providing an example for each operation.

*Terangkan **DUA (2)** operasi aritmetik yang boleh dilakukan oleh sebuah alat daftar dengan memberikan contoh bagi setiap operasi tersebut.*

[6 marks]

[6 markah]

SECTION C: 30 MARKS**BAHAGIAN C: 30 MARKAH****INSTRUCTION:**

This section consists of **TWO (2)** essay questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi DUA (2) soalan esei. Jawab SEMUA soalan.

QUESTION 1**SOALAN 1**

CLO2
C5

Four-bit binary number is represented by the input variables A, B, C and D in which D is the Least Significant Bit (LSB). Build a truth table that will produce a high output whenever the binary number is greater than 0010 and less than 1000. Then, show the Sum-Of-Product (SOP) expression for the output, simplified the output expression by using Karnaugh map and sketch the simplified logic circuit.

Empat bit nombor perduaan diwakili oleh pemboleh ubah A, B, C dan D di mana D merupakan Bit Bererti Terkecil (LSB). Bina satu jadual kebenaran yang mana akan menghasilkan keluaran tinggi apabila nombor perduaan lebih besar daripada 0010 dan lebih kecil daripada 1000. Kemudian, tunjukkan persamaan Jumlah Hasil Darab (SOP), permudahkan persamaan output tersebut dengan menggunakan Peta Karnaugh dan lakarkan litar yang telah dipermudahkan tadi.

[15 marks]

[15 markah]

QUESTION 2**SOALAN 2**CLO2
C5

Design a synchronous up counter circuit that will count the random number 1, 2, 5, 7 repeatedly by using JK flip-flop with positive edge triggered.

Rekakan sebuah litar pembilang segerak yang akan mengira bilangan nombor secara rawak mengikut turutan 1, 2, 5, 7 secara berulang kali dengan menggunakan flip-flop JK picuan pinggir positif.

[15 marks]

[15 markah]

SOALAN TAMAT