

CLO2
C2

SECTION B : 60 MARKS
BAHAGIAN B : 60 MARKAH

INSTRUCTION:

This section consists of **FOUR (4)** structured questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi EMPAT (4) soalan berstruktur. Jawab SEMUA soalan.

QUESTION 1**SOALAN 1**

- a) Convert 128_{10} to octal number.

Tukarkan 128_{10} kepada nombor octal.

[3 marks]

[3 markah]

- b) Convert the BCD code 10010011 to its equivalent binary and hexadecimal number.

Tukarkan kod BCD 10010011 kepada nombor binari dan heksadesimal yang senilai.

[6 marks]

[6 markah]

- c) Solve the 8- bits arithmetic operation below using 2' complement method.

$$-17_{10} + 34_{10}$$

Selesaikan operasi arithmetik 8-bit di bawah menggunakan kaedah pelengkap 2

$$-17_{10} + 34_{10}$$

CLO1
C1CLO1
C3CLO1
C3

[6 marks]

[6 markah]

QUESTION 2

SOALAN 2

CLO1
C1

- a) Tabulate the truth table for 2 inputs NOR gate..

Jadualkan jadual kebenaran untuk get TAK ATAU 2 masukan.

[3 marks]

[3 markah]

CLO2
C3

- b) Complete the Boolean expression Y for logic circuit shown in figure 2B(b) below and reduce it using Boolean Algebra Law.

Lengkapkan persamaan Boolean Y bagi litar logik yang ditunjukkan dalam rajah 2B(b) di bawah dan ringkaskan persamaan itu menggunakan Hukum Boolean Algebra.

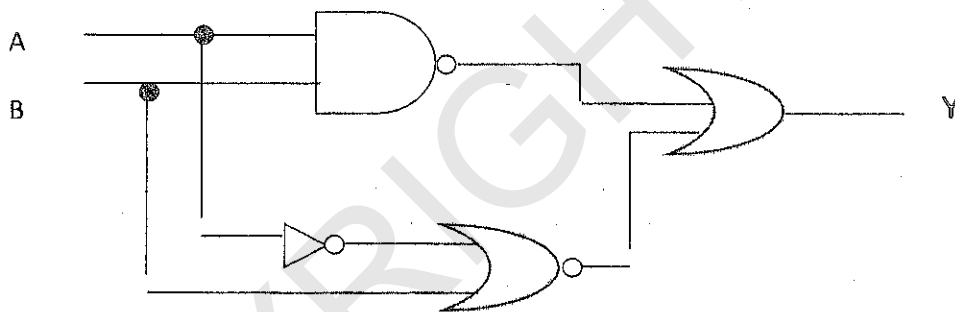


Figure 2B(b)/Rajah 2B(b)

[6 marks]

[6 markah]

CLO2
C3

- c) Draw the logic circuit of decimal to BCD encoder and define the function of encoder.

Lukiskan Litar logik untuk pengkod decimal kepada BCD dan nyatakan fungsi pengkod.

[6 marks]

[6 markah]

QUESTION 3

SOALAN 3

CLO2
C1

- a) List out **THREE(3)** applications of flip-flop.

Senaraikan TIGA(3) kegunaan flip-flop.

[3 marks]

[3 markah]

CLO2
C2

- b) Identify the symbol and logic circuit for Clock SR flip-flop and JK flip-flop.

Kenalpasti simbol dan litar logic untuk Flip-flop SR berklok dan JK.

[5 marks]

[5 markah]

CLO2
C3

- c) Complete the table 3B(c) below for the output of T flip-flop.

Lengkapkan jadual 3B(c) di bawah bagi keluaran flip-flop T.

INPUT	BEFORE CLOCK		AFTER CLOCK	
	Q_n	$\overline{Q_n}$	Q_{n+1}	$\overline{Q_{n+1}}$
0	1	0		
1	1	0		
1			1	0
0	1	0		
1				
0	0	1		

Table 3B(c)/Jadual 3B(c)

[7 marks]

[7 markah]

QUESTION 4**SOALAN 4**CLO2
C2

- a) Identify TWO (2) types of shift register that function as a counter.

Kenalpasti DUA(2) jenis alat daftar yang berfungsi sebagai pembilang

[3 marks]

[3 markah]

CLO2
C3

- b) The content of a 4 bits register is initially 1101. The register is shifted six times to the right with the serial input being 101101. Illustrate the content of the register after each shift.

Keadaan awal di dalam alat daftar 4 bit ialah 1101. Alat daftar berkenaan telah dianjak ke kanan secara sesiri dengan data masukannya ialah 101101. Tunjukkan kandungan data pada alat daftar tersebut setelah dianjak satu kali.

[6 marks]

[6 markah]

CLO2
C3

- c) Draw the logic circuit for SIPO and PIPO 5 bits shift register using D flip-flop.

Lukiskan litar logik untuk Alat daftar SIPO dan PIPO 5 bit menggunakan flip-flop D.

[6 marks]

[6 markah]

SECTION C : 30 MARKS

BAHAGIAN C : 30 MARKAH

INSTRUCTION:

This section consists of TWO (2) essay questions. Answer ALL questions.

ARAHAN:

Bahagian ini mengandungi TWO (2) soalan esei. Jawab SEMUA soalan.

QUESTION 1

SOALAN 1

CLO2
C3

Refer to the Figure C1, there are three logic-signal lines P, Q, R being used to represent a 3-bit binary number with P as the MSB (Most Significant bit) and R as the LSB (Least Significant bit). The binary inputs are fed to a logic circuit that will produce a HIGH output only when a majority of the input is high. Use a K-Map method to simplify the Boolean expression when you design the logic circuits and show the term for each case where the output is logic 1.

Merujuk kepada Rajah C1 di bawah, di mana tiga baris logik isyarat P, Q, R yang digunakan untuk mewakili nombor perduaan 3-bit dengan P sebagai MSB (Bit Paling Besar) dan R sebagai LSB (Bit Paling Kecil). Input binari dikenakan kepada litar logik yang akan menghasilkan keluaran TINGGI hanya apabila majoriti input adalah tinggi. Gunakan kaedah Peta Karnaugh untuk memudahkan ungkapan Boolean apabila anda mereka bentuk litar logik dan tunjukkan persamaan Boolean bagi setiap kes di mana keluaran adalah logik 1.

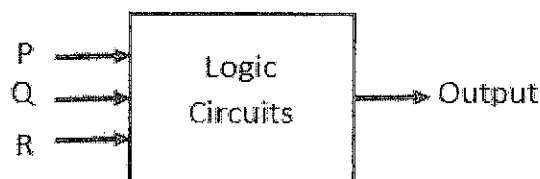


Figure C1/Rajah C 1

[15 marks]

[15 markah]

QUESTION 2

SOALAN 2

CLO2
C5

Design a synchronous up counter circuit that will count the random number 0,2,4,6 repeatedly by using positive edge triggered JK flip flop.

Rekakan sebuah litar pembilang segerak yang akan mengira bilangan nombor secara rawak mengikut turutan 0,2,4,6 secara berulang kali dengan menggunakan flip flop JK picuan pinggir positif.

[15 marks]

[15 markah]

SOALAN TAMAT