

SULIT



BAHAGIAN PEPERIKSAAN DAN PENILAIAN
JABATAN PENDIDIKAN POLITEKNIK
KEMENTERIAN PENDIDIKAN TINGGI

JABATAN KEJURUTERAAN ELEKTRIK

PEPERIKSAAN AKHIR :

SESI JUN 2015

DEE2034 : DIGITAL ELECTRONICS

TARIKH : 03 NOVEMBER 2015

MASA : 2.30 PM – 4.30 PM (2 JAM)

Kertas ini mengandungi **EMPAT BELAS (14)** halaman bercetak.

Bahagian A: Objektif (10 soalan)

Bahagian B: Struktur (4 soalan)

Bahagian C: Esei (2 soalan)

Dokumen sokongan yang disertakan : LAMPIRAN 1

JANGAN BUKA KERTAS SOALAN INI SEHINGGA DIARAHKAN

(CLO yang tertera hanya sebagai rujukan)

SULIT

SECTION B : 60 MARKS**BAHAGIAN B : 60 MARKAH****INSTRUCTION:**

This section consists of **FOUR (4)** structured questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi EMPAT (4) soalan berstruktur. Jawab semua soalan.

CLO1
C1

QUESTION 1**SOALAN 1**

- a) Write the binary and hexadecimal numbers in the Table B1 (a).

(Please answer this question in Appendix 1).

Tuliskan nombor binari dan heksadesimal dalam Jadual B1(a).

(Sila jawab soalan ini di Lampiran 1).

[3 marks]

[3 markah]

Table B1 (a)/ Jadual B1(a)

Decimal	Binary	Hexadecimal
0		
1		
2		
3		
4		
5		
6		
7		
8		
9		
10		
11		
12		
13		
14		
15		

CLO1
C3

- b) Convert 11000011110.11_2 to decimal, octal and hexadecimal numbers.
Tukarkan 11000011110.11_2 kepada nombor desimal, oktal dan heksadesimal.
- [6 marks]
[6 markah]

CLO1
C3

- c) Complete the 8-bits addition of decimal number below in 2's complement representation.
Selesaikan 8-bit penambahan bagi nombor desimal di bawah menggunakan pelengkap dua.
- $- 57 + (- 38)$
- [6 marks]
[6 markah]

QUESTION 2**SOALAN 2**CLO1
C1

- a) Draw OR logic gates using NAND gates only.
Lukiskan get logik ATAU menggunakan get TAK DAN sahaja.
- [3 marks]
[3 markah]

- b) Refer to Table B2(b),
Rujuk kepada Jadual B2 (b),

CLO2
C2

- i) Express the logic expression in Sum of Product (SOP) and Product of Sum (POS) form.
Terbitkan persamaan logik dalam bentuk Jumlah Hasil darab (SOP) dan Jumlah Hasil tambah (POS).

CLO2
C3

- ii) Simplify the logic expression of SOP using Karnaugh Map.
Permudahkan persamaan logik menggunakan kaedah Peta Karnaugh dalam bentuk SOP.

Table B2 (b) / Jadual B2 (b)

Inputs			Output
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

[5 marks]

[5 markah]

CLO2
C3

- c) An office has a telephony system with 8 incoming calls but only one call can be connected to other department at one time. Tabulate the truth table and draw the logic circuit for the data operational circuit.

Satu pejabat mempunyai sistem telefoni dengan 8 panggilan masuk tetapi hanya satu panggilan boleh disambungkan ke jabatan lain pada satu masa. Bina jadual kebenaran dan lukiskan litar logik bagi litar pengoperasian data tersebut.

[7 marks]

[7 markah]

QUESTION 3

SOALAN 3

CLO2
C1

- a) Draw a logic circuit for SR Flip-Flop positive edge trigger.
Lukiskan litar logik untuk flip-flop SR picuan pinggir positif.

[3 marks]

[3 markah]

CLO2
C3

- b) Draw the output waveform, Q and $\bar{Q}$ for JK flip-flop positive edge trigger in Diagram B3 (b). Assume $Q_{\text{initial}} = 0$.

(Please answer this question in Appendix 1).

Lukiskan gelombang keluaran Q , dan $\bar{Q}$ untuk flip-flop JK picuan pinggir positif di Rajah B3(b). Anggap $Q_{\text{awal}} = 0$.

(Sila jawab soalan ini di Lampiran 1).

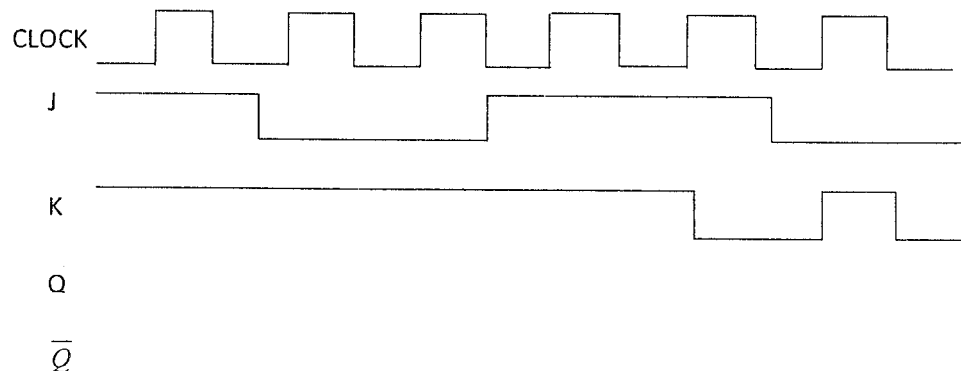


Diagram B3(b) / Rajah B3(b)

[6 marks]

[6 markah]

CLO2
C3

- c) i) JK flip-flop can be applied to construct T and D flip-flops. Draw the logic circuit for T flip-flop using JK flip-flop.

Flip-flop JK boleh digunakan untuk membina flip-flop T dan D. Lukiskan litar logik flip-flop T menggunakan flip-flop JK.

CLO2
C1

- ii) List the differences between JK and SR flip-flop.

Senaraikan perbezaan antara flip-flop JK dan SR.

[6 marks]

[6 markah]

QUESTION 4**SOALAN 4**CLO2
C1

- a) Identify **THREE (3)** ways to transfer data using shift register.

*Kenalpasti **TIGA (3)** cara untuk memindahkan data menggunakan alat daftar anjakan.*

[3 marks]

[3 markah]

CLO2
C3

- b) Draw circuit diagram of 3 bits Johnson Counter using D flip-flop and explain the operation of it.

Lukis gambarajah litar bagi pembilang Johnson 3 bit dengan menggunakan flip-flop D dan terangkan operasinya.

[6 marks]

[6 markah]

CLO2
C1

- c) i. List **TWO (2)** types of arithmetic operation in shift register application.
Senaraikan DUA (2) jenis operasi arithmetik dalam kegunaan daftar anjak.

CLO2
C3

- ii. By using arithmetic operations from Question 4(c)(i), record the next data after 1st clock shift in shift register when the current data is 00001010.
Berdasarkan soalan 4(c)(i) , rekod data seterusnya selepas anjakan jam pertama dalam alat daftar anjakan jika diberi data semasa ialah 00001010.

[6 marks]

[6 markah]

SECTION C: 30 MARKS

BAHAGIAN C: 30 MARKAH

INSTRUCTION:

This section consists of **TWO (2)** essay questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi **DUA (2)** soalan esei. Jawab semua soalan.

CLO2
C5

QUESTION 1

SOALAN 1

Given the Boolean expression:

Diberi persamaan Boolean:

$$Z = ABC\bar{D} + AB\bar{C}D + ABCD + ABC\bar{D} + \bar{A}BCD + \bar{A}\bar{B}C\bar{D}$$

Develop a truth table for the Boolean expression given. Simplify the Boolean expression using Boolean Algebra and Karnaugh Map. Then, design the logic circuit that has been simplified.

Bina jadual kebenaran berdasarkan persamaan Boolean yang diberi. Permudahkan persamaan Boolean tersebut dengan kaedah Algebra Boolean dan Peta Karnaugh. Seterusnya, rekabentuk litar logik bagi persamaan Boolean yang telah dipermudahkan tadi.

[15 marks]

[15 markah]

CLO2
C5**QUESTION 2**
SOALAN 2

Figure C2 shows an asynchronous counter.

Rajah C2 menunjukkan pembilang tak bergerak.

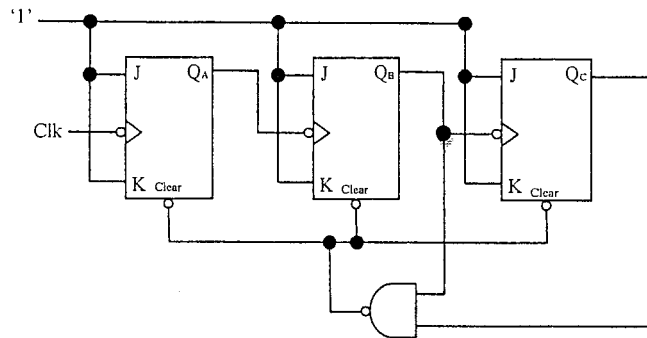


Figure C2 / *Rajah C2*

From the Figure C2, develop the Truth Table, state diagram and then state the Modulus (MOD) of that counter. Next, determine output frequency of 1st and 2nd flip-flop if the input frequency is 25kHz.

Dari Rajah C2, bina jadual kebenaran, rajah keadaan, dan kemudian nyatakan Modulo (MOD) bagi pembilang tersebut. Seterusnya, kirakan frekuensi keluaran untuk flip-flop pertama dan kedua jika frekuensi masukan ialah 25kHz.

[15 marks]

[15 markah]

SOALAN TAMAT

APPENDIX 1/ LAMPIRAN 1

NO. SIRI BUKU JAWAPAN :

Nota : Lampiran ini mestilah dihantar bersama buku jawapan.

QUESTION 1 (a)

Decimal	Binary	Hexadecimal
0		
1		
2		
3		
4		
5		
6		
7		
8		
9		
10		
11		
12		
13		
14		
15		

QUESTION 3 (b)

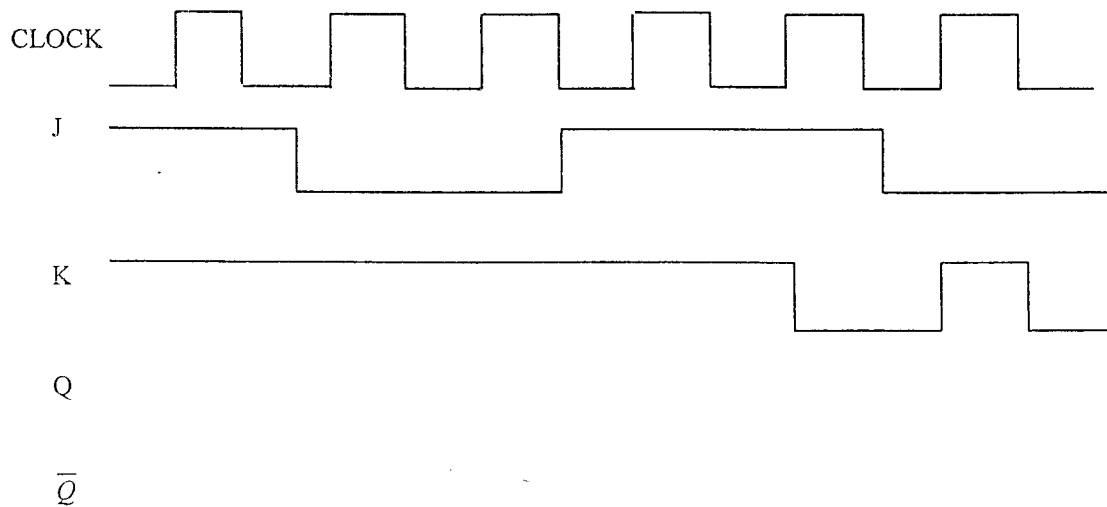


Figure B3(b) / Rajah B3(b)