

SULIT



KEMENTERIAN PENDIDIKAN TINGGI
JABATAN PENDIDIKAN POLITEKNIK DAN KOLEJ KOMUNITI

BAHAGIAN PEPERIKSAAN DAN PENILAIAN
JABATAN PENDIDIKAN POLITEKNIK DAN KOLEJ KOMUNITI
KEMENTERIAN PENDIDIKAN TINGGI

JABATAN KEJURUTERAAN ELEKTRIKAL

PEPERIKSAAN AKHIR

SESI II : 2024/2025

DEC50143: CMOS INTEGRATED CIRCUIT DESIGN
& FABRICATION

TARIKH : 21 MEI 2025

MASA : 8.30 PAGI – 10.30 PAGI (2 JAM)

Kertas soalan ini mengandungi **LAPAN (8)** halaman bercetak.

Bahagian A: Subjektif (3 soalan)

Bahagian B: Esei (2 soalan)

Dokumen sokongan yang disertakan : Tiada

JANGAN BUKA KERTAS SOALAN INI SEHINGGA DIARAHKAN

(CLO yang tertera hanya sebagai rujukan)

SULIT

SECTION A : 60 MARKS**BAHAGIAN A : 60 MARKAH****INSTRUCTION:**

This section consists of **THREE (3)** subjective questions. Answer **ALL** questions.

ARAHAN :

*Bahagian ini mengandungi **TIGA (3)** soalan subjektif. Jawab **SEMUA** soalan.*

QUESTION 1**SOALAN 1**

- CLO1 (a) In 1958, the first Integrated Circuit (IC) was invented by Texas instrument. Few years later, Gordon E.Moore predicted a law in IC integration and updated his prediction in 1975. Explain the Moore's law in predicting the IC integration and the device features size.
- Pada tahun 1958, Litar Bersepadu yang pertama telah dicipta oleh Texas Instrumen. Beberapa tahun kemudian, Gordon E.Moore meramalkan satu undang-undang penyepaduan IC dan telah mengemas kini ramalannya pada tahun 1975. Jelaskan undang-undang Moore dalam meramalkan penyepaduan litar bersepadu dan ciri saiz peranti.*
- [6 marks]
[6 markah]
- CLO1 (b) A semiconductor is a material that has the ability to conduct electrical current, lying between a conductor and an insulator. Discuss **TWO (2)** types of semiconductors including definitions by giving examples for each type as well as the most widely used semiconductor.
- Semikonduktor ialah bahan yang mempunyai kemampuan untuk mengalirkan arus elektrik, terletak di antara konduktor dan penebat. Bincangkan **DUA (2)** jenis semikonduktor termasuk definisi dengan memberikan contoh setiap jenis dan sertakan semikonduktor yang paling biasa digunakan.*
- [7 marks]
[7 markah]

- CLO1 (c) Oxidation is one of the thermal and adding process to form a layer of silicon dioxide on top of the wafer. Explain **TWO (2)** types of oxidation process based on the growth rate, thickness, quality and chemical reaction equation.

*Pengoksidaan adalah salah satu proses termal dan penambahan untuk membentuk lapisan silikon dioksida di permukaan wafer. Terangkan **DUA (2)** jenis proses pengoksidaan berdasarkan kadar pertumbuhan, ketebalan, kualiti dan persamaan tindak balas kimia.*

[7 marks]

[7 markah]

QUESTION 2

SOALAN 2

- CLO1 (a) A metallization is an adding process that deposits metal layer on the wafer surface. Explain the purpose of metallization process, with **FOUR (4)** examples of metals which commonly used in Integrated Circuit fabrications.

*Metalisasi adalah proses penambahan yang memendapkan lapisan logam pada permukaan wafer. Terangkan tujuan proses tersebut dengan **EMPAT (4)** contoh logam yang biasa digunakan dalam fabrikasi Litar Bersepadu.*

[6 marks]

[6 markah]

- CLO1 (b) Based on the bathtub curve in **Figure A2(b)**, discuss the early failures and wearout failures.

*Berdasarkan lengkung tab mandi dalam **Rajah A2(b)**, bincangkan kegagalan awal dan kegagalan lusuh.*

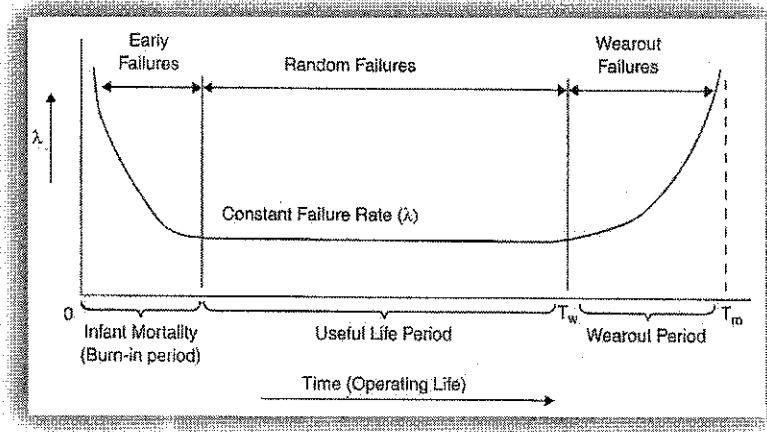


Figure A2(b) / Rajah A2(b)

[6 marks]

[6 markah]

- CLO1 (c) Construct the static CMOS logic circuit for three inputs NOR gate.

Binakan litar logic CMOS statik bagi get logik NOR tiga input.

[8 marks]

[8 markah]

QUESTION 3

SOALAN 3

CLO1

- a) Based on Programmable Logic Device (PLD) in **Figure A3(a)** using PROM architecture, derive the output equation for the given circuit.

*Berdasarkan Programmable Logic Design (PLD) dalam **Rajah A3(a)** menggunakan seni bina PROM, terbitkan persamaan keluaran untuk litar yang diberikan.*

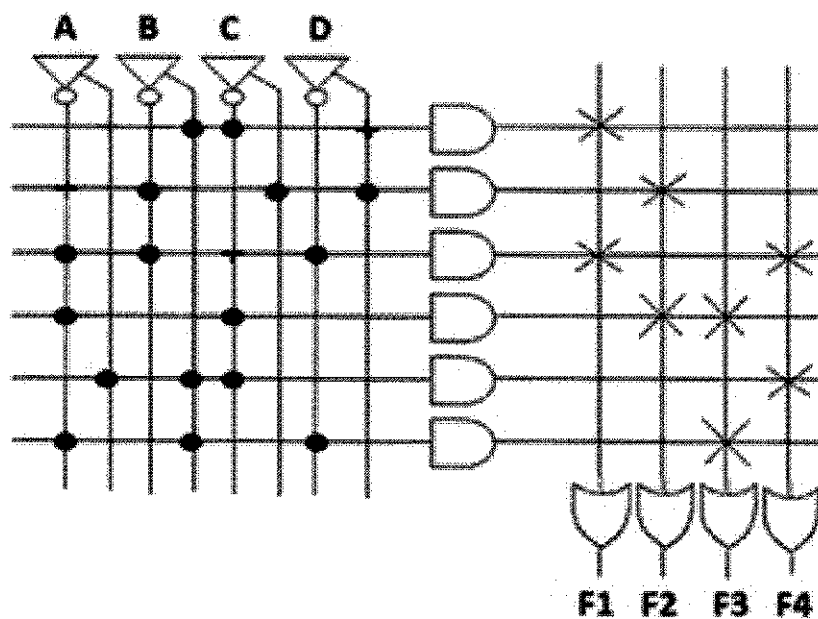


Figure A3(a) / Rajah A3(a)

[6 marks]

[6 markah]

- b) Construct the Programming Logic Devices circuit for the given equation using PLA architecture.

Binakan litar Pengaturcaraan Peranti Logik untuk persamaan yang diberi menggunakan jenis binaan PLA.

$$Y1 = \bar{B}C + B\bar{C} + A$$

$$Y2 = AB + \bar{B}C$$

$$Y3 = \bar{B}\bar{C} + A + A\bar{B}$$

$$Y4 = AB$$

[7 marks]

[7 markah]

CLO1

- c) Draw a stick diagram for static CMOS logic circuit in **Figure A3(c)** with labels.

*Lakarkan gambarajah ranting untuk litar logic CMOS statik seperti **Rajah A3(c)** dengan label.*

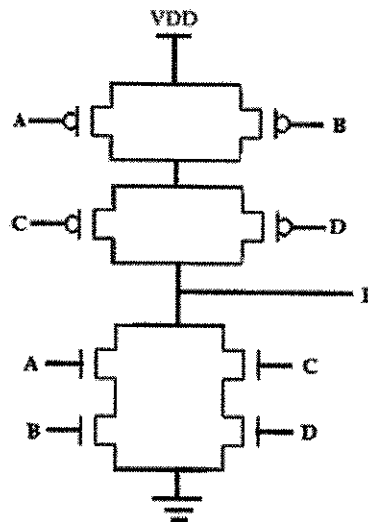


Figure A3(c) / Rajah A3(c)

[7 marks]

[7 markah]

SECTION B : 40 MARKS**BAHAGIAN B :40 MARKAH****INSTRUCTION:**

This section consists of **TWO (2)** essay questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi DUA (2) soalan esei. Jawab SEMUA soalan.

QUESTION 1**SOALAN 1**

- CLO1 Construct the static and dynamic CMOS logic circuit for the combinational logic gate in **Figure B1** consisting of the pull- up network (PUN) and pull-down network (PDN).

*Reka bentuk litar logik statik dan dinamik CMOS untuk get logik gabungan dalam **Rajah B1** yang terdiri daripada Pull Up Network (PUN) dan Pull Down Network (PDN).*

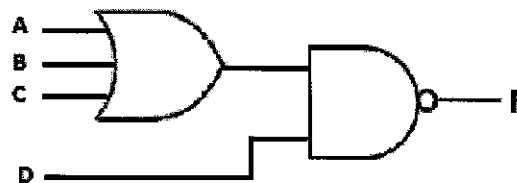


Figure B1 / Rajah B1

[20 marks]

[20 markah]

QUESTION 2**SOALAN 2**

CLO1

As an engineer in the semiconductor industry, you are assigned to design a stick diagram for the given Boolean function by showing the entire process, including Boolean simplification and the static CMOS logic circuit, using the Euler Path method.

Sebagai seorang jurutera dalam industri semikonduktor, anda ditugaskan untuk mereka bentuk gambarajah ranting untuk fungsi Boolean yang diberikan dengan menunjukkan keseluruhan proses termasuk Boolean yang dipermudahkan dan litar logik CMOS statik, menggunakan kaedah Euler Path.

$$X = \overline{(A + BC) + D}$$

[20 marks]

[20 markah]

SOALAN TAMAT