

SULIT



**KEMENTERIAN PENDIDIKAN TINGGI
JABATAN PENDIDIKAN POLITEKNIK DAN KOLEJ KOMUNITI**

**BAHAGIAN PEPERIKSAAN DAN PENILAIAN
JABATAN PENDIDIKAN POLITEKNIK DAN KOLEJ KOMUNITI
KEMENTERIAN PENDIDIKAN TINGGI**

JABATAN KEJURUTERAAN ELEKTRIK

**PEPERIKSAAN AKHIR
SESI II : 2024/2025**

DEC30032 : COMPUTER ARCHITECTURE AND ORGANIZATION

**TARIKH : 26 MEI 2025
MASA : 8.30 PAGI – 10.30 PAGI (2 JAM)**

Kertas soalan ini mengandungi **TUJUH (7)** halaman bercetak.

Bahagian A: Struktur (4 soalan)

Bahagian B: Esei (1 soalan)

Dokumen sokongan yang disertakan: TIADA

JANGAN BUKA KERTAS SOALANINI SEHINGGA DIARAHKAN

(CLO yang tertera hanya sebagai rujukan)

SULIT

SECTION A : 80 MARKS**BAHAGIAN A : 80 MARKAH****INSTRUCTION:**

This section consists of **FOUR (4)** questions. Answers **ALL** questions.

ARAHAN:

*Bahagian ini mengandungi **EMPAT (4)** soalan. Jawap **SEMUA** soalan.*

QUESTION 1**SOALAN 1**

CLO1

- (a) State the key technological advancement that differentiates each computer generation.

Nyatakan kemajuan teknologi utama yang membezakan setiap generasi komputer.

[4 marks]

[4 markah]

CLO1

- (b) Solve the following operation in binary $(1A_{16} \times 1011_2) \div 11_2$

Selesaikan operasi berikut dalam nombor binari $(1A_{16} \times 1011_2) \div 11_2$.

[8 marks]

[8 markah]

CLO1

- (c) Calculate the operation $BA_{16} - 26_{10}$ using the 2's complement method.

Hitungkan operasi $BA_{16} - 26_{10}$ dengan menggunakan kaedah pelengkap dua.

[8 marks]

[8 markah]

QUESTION 2

SOALAN 2

CLO1

- (a) Describe the Amdahl's Law as an approach to assess processor and computer system performance.

Huraikan Undang-undang Amdahl sebagai pendekatan untuk menilai prestasi pemproses dan sistem komputer.

[4 marks]

[4 markah]

CLQ1

- (b) Complete operation Table 2B by referring to Figure 2B (Block Diagram of a 2-bit Comparator).

Lengkapkan Jadual Operasi 2B dengan merujuk kepada Rajah 2B (Rajah Blok Pembanding 2-bit).

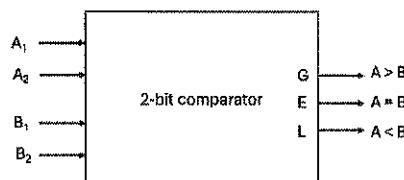


Figure 2B / Rajah 2B

Table 2B / Jadual 2B

[8 marks]

[8 markah]

CLO1

- (c) Figure 2C shows a segmentation-based virtual memory system with a segment table. The table contains Segment Number, Base Address, and Limit for each segment. Transfer the segment table data into the Physical Address Space by sketching a diagram.

Rajah 2C menunjukkan sistem memori maya berdasarkan segmentasi dengan jadual segmen. Jadual tersebut mengandungi Nombor Segmen, Alamat Asas, dan Had bagi setiap segmen. Pindahkan data jadual segmen ke dalam Ruang Alamat Fizikal dengan melakarkan rajah.

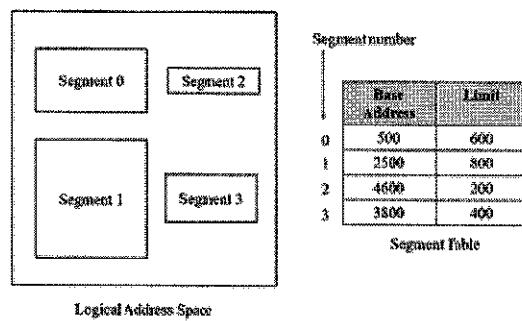


Figure 2C / Rajah 2C

[8 marks]

[8 markah]

QUESTION 3**SOALAN 3**

CLO1

- (a) Compare **FIVE(5)** characteristics of Static RAM (SRAM) and Dynamic RAM (DRAM).

*Bandingkan **LIMA(5)** ciri-ciri RAM Statik (SRAM) dan RAM Dinamik (DRAM).*

[5 marks]

[5 markah]

CLO1

- (b) Represent the memory hierarchy diagram using a labeled diagram that include arrow notations to indicate the relationship between price, size, and access time.
Wakilkan rajah hierarki memori menggunakan gambar rajah berlabel dan sertakan nota anak panah untuk menunjukkan hubungan antara harga, saiz, dan masa capaian.

[5 marks]

[5 markah]

CLO1

- (c) A computer system uses a 16-bit address bus to access memory. It has a $4K \times 8$ -bit memory chip. Implement a basic address decoder circuit to select one memory chip from four identical memory chips in the system.

Sebuah sistem komputer menggunakan bas alamat 16-bit untuk mengakses memori. Ia mempunyai cip memori $4K \times 8$ -bit. Implementasikan litar penyahkod alamat asas untuk memilih satu cip memori daripada empat cip memori yang sama dalam sistem.

[10 marks]

[10 markah]

QUESTION 4**SOALAN 4**

CLO1

- (a) Interpret **FIVE(5)** function and role of a host controller in a USB system.

Huraikan fungsi dan peranan pengawal hos dalam sistem USB.

[5 marks]

[5 markah]

CLO1

- (b) Explain the synchronous data transfer used in a computer system.

Jelaskan teknik pemindahan data segerak yang digunakan dalam sistem komputer.

[5 marks]

[5 markah]

CLO1

- (c) Sketch the operational diagram process of DMA transfer between drive to CPU complete with labelling of step.

Lukiskan proses operasi pemindahan DMA antara drive ke CPU lengkap dengan pelabelan langkah.

[10 marks]

[10 markah]

SECTION B : 20 MARKS**BAHAGIAN B : 20 MARKAH****INSTRUCTION:**

This section consists of **ONE (1)** essay question. Answer the question.

ARAHAN:

Bahagian ini mengandungi SATU (1) soalan eseai. Jawab soalan tersebut.

QUESTION 1**SOALAN 1**

CLO1

Propose a design for a 32-bit adder by first constructing a 1-bit full adder, then expanding it into an 8-bit adder. Evaluate how the truth table in Table B1 serves as the foundation for your design.

Cadangkan satu reka bentuk penambah 32-bit dengan terlebih dahulu membina penambah penuh 1-bit, kemudian mengembangkannya kepada penambah 8-bit. Nilaikan bagaimana jadual kebenaran dalam Jadual B1 berfungsi sebagai asas kepada reka bentuk anda.

Table B1 / Jadual B1

Input			Output	
X	Y	Cin	S	Cout
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

[20 marks]

[20 markah]

SOALAN TAMAT