



**BAHAGIAN PEPERIKSAAN DAN PENILAIAN
JABATAN PENDIDIKAN POLITEKNIK DAN KOLEJ KOMUNITI
KEMENTERIAN PENDIDIKAN MALAYSIA**

JABATAN KEJURUTERAAN ELEKTRIK

PEPERIKSAAN AKHIR

SESI JUN 2018

DEE2034 : DIGITAL ELECTRONICS

TARIKH : 28 OKTOBER 2018

MASA : 8.30 PAGI - 10.30 PAGI (2 JAM)

Kertas ini mengandungi **EMPATBELAS (14)** halaman bercetak.

Bahagian A: Objektif (10 soalan)

Bahagian B: Struktur (4soalan)

Bahagian C: Esei (2 soalan)

Dokumen sokongan yang disertakan : Lampiran & Jadual BCD & ASCII Code

JANGAN BUKA KERTAS SOALAN INI SEHINGGA DIARAHKAN

(CLO yang tertera hanya sebagai rujukan)

SECTION B: 60 MARKS**BAHAGIAN B: 60 MARKAH****INSTRUCTION:**

This section consists of **FOUR (4)** structured questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi EMPAT (4) soalan berstruktur. Jawab SEMUA soalan.

QUESTION 1**SOALAN 1**CLO1
C1

- (a) State 110010_2 in decimal number.
Nyatakan 110010_2 dalam nombor desimal.

[3 marks]

[3 markah]

CLO1
C3

- (b) Convert the BCD code 10000100011_{BCD} to its equivalent binary and octal number.
Tukarkan kod BCD 10000100011_{BCD} kepada nombor perdua dan perlapanan yang sepadan.

[6 marks]

[6 markah]

CLO1
C3

- (c) Illustrate the 8-bit addition of this decimal number in 2's complement.
Tunjukkan penambahan 8-bit nombor perpuluhan dalam pelengkap 2.

$$(-13_{10}) + (+20_{10})$$

[6 marks]

[6 markah]

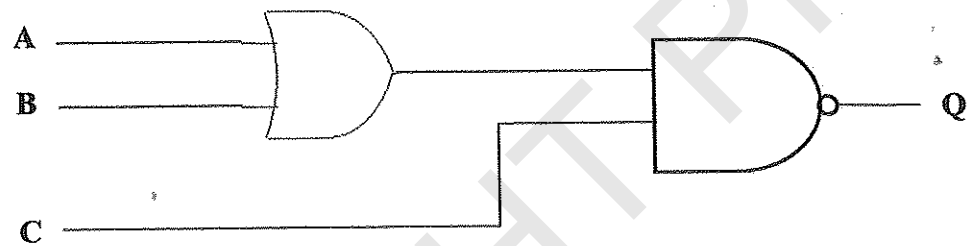
QUESTION 2

SOALAN 2

CLO1
C1

- (a) Identify the output Q for a logic circuit in **Figure B2(a)** and state the result in the **Table B2(a)**.

*Kenalpasti keluaran Q bagi litar logik dalam **Rajah B2(a)** dan nyatakan keputusan dalam **Jadual B2(a)**.*

Figure B2(a) / *Rajah B2(a)*Table B2(a) / *Jadual B2(a)*

A	B	C	Q
1	0	1	
1	1	0	
1	1	1	

[3 marks]
[3 markah]

CLO2
C3

- (b) Referring to the truth table in **Table B2 (b)**, draw the combinational logic circuit for Product of Sum (POS) equation.

*Merujuk kepada jadual kebenaran dalam **Jadual B2(b)**, lukiskan litar logik gabungan untuk persamaan hasil darab jumlah (POS).*

Table B2(b) / Jadual B2(b)

A	B	C	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

[6 marks]

[6 markah]

CLO2
C3

- (c) Draw the logic circuit of 8 to 3 lines encoder.

Lukiskan litar logik bagi Pengkod 8 ke 3 talian.

[6 marks]

[6 marka]

QUESTION 3

SOALAN 3

CLO2
C1

- (a) State the output Q and $\bar{Q}$ for JK flip-flop in Table B3 (a) if $Q_{\text{initial}} = 1$.
 Nyatakan keluaran Q dan $\bar{Q}$ bagi flip-flop JK dalam Jadual B3 (a) jika $Q_{\text{awal}} = 1$.

Table B3(a) / Jadual B3(a)

CLK	J	K	Q	$\bar{Q}$
↑	1	0		
	0	0		
	1	1		

[3 marks]

[3 markah]

CLO2
C2

- (b) Draw the logic circuit and truth table for NOR SR flip-flop.
 Lukiskan litar logik dan jadual kebenaran bagi flip-flop SR TAK ATAU.

[5 marks]

[5 markah]

CLO2
C3

- (c) Draw the output waveform Q and $\bar{Q}$ for JK Flip-flop negative edge trigger in Figure B3(c). Assume $Q_{\text{initial}} = 0$.

(Please answer this question in Appendix 1)

Lukiskan gelombang keluaran Q dan $\bar{Q}$ untuk flip-flop JK picuan pinggir negatif di Rajah B3(c). Anggap $Q_{\text{awal}} = 0$.

(Sila jawab soalan ini di Lampiran 1)

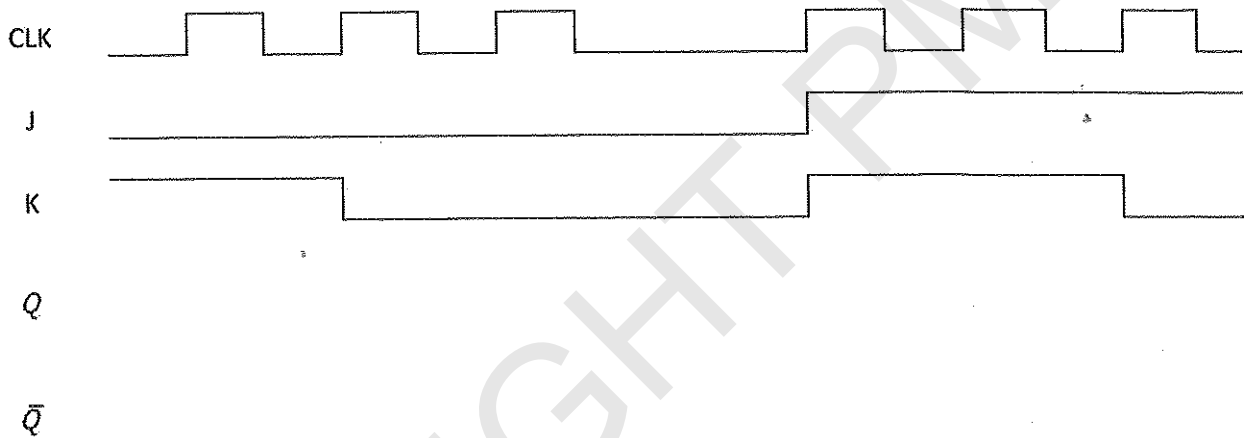


Figure B3(c) / Rajah B3(c)

[7 marks]
[7 markah]

QUESTION 4

SOALAN 4

CLO2
C2

- (a) Draw a 5-bit shift register Serial Input Serial Output (SISO) by using positive edge triggered D flip-flop.

Lukiskan sebuah alat daftar 5-bit masukan siri keluaran siri (SISO) dengan menggunakan flip-flop D picuan jam pinggir positif.

[3 marks]

[3 markah]

CLO2
C3

- (b) The content of a 5-bit shift register is initially 11001_2 . Illustrate with the aid of truth table the displacement data if new data 10110_2 is shifted to the register.

Keadaan awal di dalam alat daftar 5-bit ialah 11001_2 . Dengan bantuan jadual kebenaran, ilustrasikan anjakan yang berlaku jika data baru 10110_2 dimasukkan ke dalam alat daftar tersebut.

[6 marks]

[6 markah]

CLO2
C3

- (c) Explain TWO (2) arithmetic operation that a shift register can perform by providing an example for each of these operation.

Terangkan DUA (2) operasi aritmetik yang boleh dilakukan oleh sebuah alat daftar dengan memberikan contoh bagi setiap operasi tersebut.

[6 marks]

[6 markah]

SECTION C : 30 MARKS**BAHAGIAN C : 30 MARKAH****INSTRUCTION:**

This section consists of **TWO (2)** essay questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi DUA (2) soalan esei. Jawab SEMUA soalan.

QUESTION 1**SOALAN 1**

CLO2
C3

Table C1 shows the output of Smart Home System. From the table produce Sum Of Product (SOP) expression. Simplify the expression by using Boolean Algebra and Karnaugh Map method. Then draw the simplified expression from the Karnaugh Map method.

Jadual C1 menunjukkan keluaran satu Sistem Rumah Pintar. Daripada jadual tersebut hasilkan persamaan dalam bentuk Jumlah Hasil Darab (SOP). Permudahkan persamaan tersebut menggunakan Kaedah Boolean Algebra and Karnaugh Map. Kemudian lukiskan litar logik yang telah dipermudahkan daripada Kaedah Karnaugh Map.

Table C1 / Jadual C1

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

[15 marks]
[15 markah]

QUESTION 2**SOALAN 2**CLO2
C5

Design a synchronous counter which counts the sequence of number
0, 1, 3, 5, 7
using negative edge triggered T flip-flop.

*Rekabentuk sebuah litar pembilang segerak yang mengira mengikut turutan nombor
0, 1, 3, 5, 7
dengan menggunakan flip-flop T picuan pinggir negatif.*

[15 marks]

[15 markah]

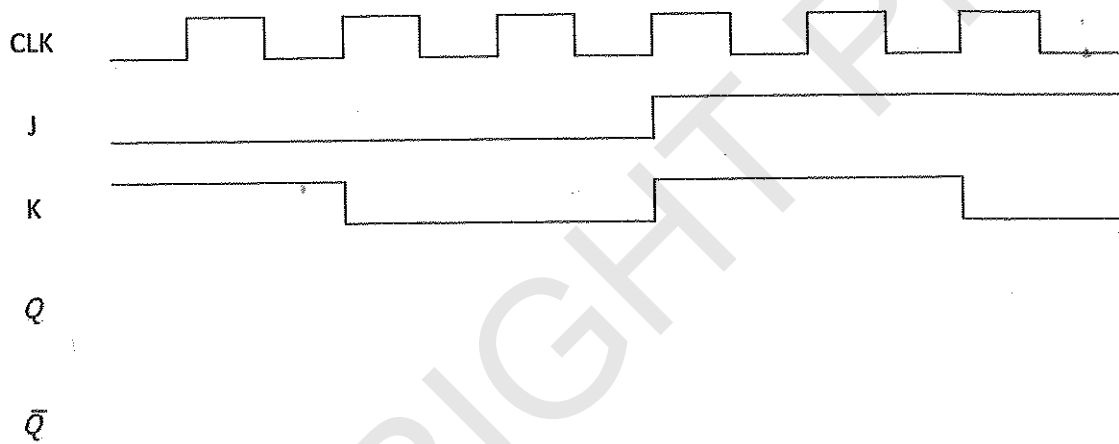
SOALAN TAMAT

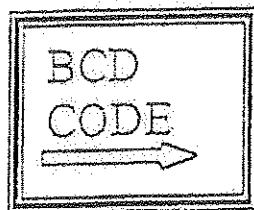
APPENDIX 1 / LAMPIRAN 1

NO.SIRI BUKU JAWAPAN :

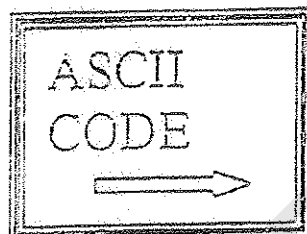
Nota : Lampiran ini mestilah dihantar bersama buku jawapan.

QUESTION 3(c)

Figure B3(c) / *Rajah B3(c)*



Desimal	5421	5311	4221	3321	2421	8421	7421
0	0000	0000	0000	0000	0000	0000	0000
1	0001	0001	0001	0001	0001	0001	0001
2	0010	0011	0010	0010	0010	0010	0010
3	0011	0100	0011	0011	0011	0011	0011
4	0100	0101	1000	0101	0100	0100	0100
5	1000	1000	0111	1010	1011	0101	0101
6	1001	1001	1100	1100	1100	0110	0110
7	1010	1011	1101	1101	1101	0111	1000
8	1011	1100	1110	1110	1110	1000	1001
9	1100	1101	1111	1111	1111	1001	1010



MSB LSB	Binary	000	001	010	011	100	101	110	111
Binary	Hex	0	1	2	3	4	5	6	7
0000	0	Nul	Del	sp	0	@	P		p
0001	1	Soh	Dc1	!	1	A	Q	a	q
0010	2	Stx	Dc2	"	2	B	R	b	r
0011	3	EtX	Dc3	#	3	C	S	c	s
0100	4	Eot	Dc4	\$	4	D	T	d	t
0101	5	End	Nak	%	5	E	U	e	u
0110	6	Ack	Syn	&	6	F	V	f	v
0111	7	Bel	Etb	'	7	G	W	g	w
1000	8	Bs	Can	(	8	H	X	h	x
1001	9	HT	Em	)	9	I	Y	i	y
1010	A	LF	Sub	.	:	J	Z	j	z
1011	B	VT	Esc	+	;	K		k	
1100	C	FF	FS	,	<	L		l	
1101	D	CR	GS	-	=	M		m	
1110	E	SO	RS	_	>	N		n	
1111	F	SI	US	/	?	O		o	