



KEMENTERIAN PENDIDIKAN TINGGI
JABATAN PENDIDIKAN POLITEKNIK DAN KOLEJ KOMUNITI

BAHAGIAN PEPERIKSAAN DAN PENILAIAN
JABATAN PENDIDIKAN POLITEKNIK DAN KOLEJ KOMUNITI
KEMENTERIAN PENGAJIAN TINGGI

JABATAN KEJURUTERAAN ELEKTRIK

PEPERIKSAAN AKHIR

SESI I : 2023/2024

DEE20033: DIGITAL ELECTRONICS

TARIKH : 21 DISEMBER 2023

MASA : 11.15 PG – 1.15 PTG

Kertas ini mengandungi **LIMA (5)** halaman bercetak.

Bahagian A: Subjektif (4 soalan)

Bahagian B: Esei (1 soalan)

Dokumen sokongan yang disertakan : Lampiran 1 & Lampiran 2 :BCD Code dan ASCII Code

JANGAN BUKA KERTAS SOALAN INI SEHINGGA DIARAHKAN

(CLO yang tertera hanya sebagai rujukan)

PERPUSTAKAAN
POLITEKNIK MUKAH SARAWAK
(MANSUR PERCHINIA)

No. Perolehan	8P00004356
No. Pengiraan	621.3076 / 32E ses I 23/24
Tarikh	7.5.2024



SECTION A: 80 MARKS**BAHAGIAN A: 80 MARKAH****INSTRUCTION:**

This section consists of **FOUR (4)** subjective questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi **EMPAT (4)** soalan subjektif. Jawab **SEMUA** soalan.

QUESTION 1**SOALAN 1**

- CLO1 a) State the type of logic gate and logic expression for the Figure A1(a) below.
Nyatakan jenis get logik dan persamaan logik bagi Rajah A1(a) di bawah.



Figure A1(a) / Rajah A1(a)

[4 marks]
[4 markah]

- CLO1 b) Convert the decimal number 1011 to its equivalent binary and octal number.
Tukarkan nombor decimal 1011 kepada nombor perdua dan nombor perlapanan yang senilai.

[6 marks]
[6 markah]

- CLO1 c) Signed number consists of 1's complement and 2's complement . By using 2's complement, solve the 8-bits addition of the decimal number below.

$$(+66_{10}) + (-12_{10})$$

Nombor bertanda terdiri dari pelengkap 1 dan pelengkap 2. Dengan menggunakan pelengkap 2, selesaikan penambahan 8-bit nombor decimal di bawah.

$$(+66_{10}) + (-12_{10})$$

[10 marks]
[10 markah]

QUESTION 2

SOALAN 2

- CLO1 a) State the logic gate type and truth table for the logic gate in Figure A2(a).
Nyatakan jenis get logik dan jadual kebenaran bagi get logik dalam Rajah A2(a).

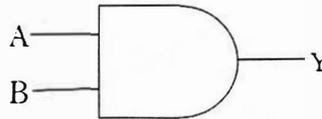


Figure A2(a) / Rajah A2(a)

[4 marks]
[4 markah]

- CLO1 b) Algebra Boolean Theorem, De Morgan Theorem and K Map are used to simplify expression and logic circuit. Simplify the equation below by using Algebra Boolean.

$$F = A(\bar{B}\bar{C} + \bar{C}) + AB(C + 1)$$

Teorem Algebra Boolean, De Morgan Teorem dan Peta Karnaugh digunakan untuk meringkaskan persamaan dan litar logik. Permudahkan persamaan di bawah dengan menggunakan Algebra Booelan.

$$F = A(\bar{B}\bar{C} + \bar{C}) + AB(C + 1)$$

[6 marks]
[6 markah]

- CLO1 c) There is a logic circuit with 3 inputs namely A, B and C. Given function of the circuit is $F(A, B, C) = \Sigma(2,3,4,6,7)$. With the aid of truth table and Karnaugh Map, derive the simplest Sum of Product (SOP) equation.

Terdapat litar logik dengan tiga masukan iaitu A, B dan C. Diberi fungsi litar adalah $F(A,B,C) = \Sigma(2,3,4,6,7)$. Dengan bantuan jadual kebenaran dan Peta Karnaugh, terbitkan persamaan ringkas Jumlah Hasil Darab (SOP).

[10 marks]
[10 markah]

QUESTION 3**SOALAN 3**

- CLO1 a) List **FOUR(4)** types of flip flop.
Senaraikan EMPAT(4) jenis flip flop.
- [4 marks]
[4 markah]
- CLO1 b) Explain T and D flip flop by using only appropriate diagram and truth table.
Terangkan flip flop T dan D dengan hanya menggunakan gambarajah dan jadual kebenaran.
- [6 marks]
[6 markah]
- CLO1 c) Flip-flop is a digital circuit that stores a binary bit. In flip-flop, the clock signal controls the state of device. With the aid of circuit diagram, change the JK flip flop to T and D flip flop.
Flip flop ialah litar digital yang menyimpan bit perduaan. Dalam flip flop, isyarat jam yang mengawal keadaan peranti. Dengan bantuan gambarajah litar, tukarkan flip flop JK kepada flip flop T dan D.
- [10 marks]
[10 markah]

QUESTION 4**SOALAN 4**

- CLO1 a) Identify **FOUR(4)** types of Shift Register.
Kenalpasti EMPAT(4) jenis daftar anjakan.
- [4 marks]
[4 markah]
- CLO1 b) Compare asynchronous counter and synchronous counter in term of propagation delay, counting sequence and circuit.
Bandingkan pembilang tak segerak dan pembilang segerak dari segi lengah perambatan, jujukan bilangan dan litar.
- [6 marks]
[6 markah]

- CLO1 c) There are two applications of shift register which are in arithmetic and counter operation. Show **TWO (2)** arithmetic operation that a shift register can perform by providing an example for each of these operations for at least two shifts.

Terdapat dua aplikasi daftar anjakan iaitu dalam operasi aritmetik dan pembilang. Tunjukkan DUA (2) operasi aritmetik yang boleh dilakukan oleh sebuah alat daftar dengan memberikan satu contoh bagi setiap operasi tersebut dengan sekurang-kurangnya dua anjakan.

[10 marks]
[10 markah]

SECTION B: 20 MARKS

BAHAGIAN B: 20 MARKAH

INSTRUCTION:

This section consists of **ONE(1)** essay question. Answer the question.

ARAHAN:

Bahagian ini mengandungi SATU(1) soalan esei. Jawab soalan tersebut.

- CLO1 There are two types of counter which are asynchronous counter and synchronous counter. Construct a synchronous up counter circuit MOD 5 by using JK flip-flop with positive edge triggered.

Terdapat dua jenis pembilang iaitu pembilang tak segerak dan pembilang segerak. Binakan litar pembilang segerak ke atas MOD 5 dengan menggunakan flip-flop JK picuan pinggir positif.

[20 marks]
[20 markah]

SOALAN TAMAT

APPENDIX 1/LAMPIRAN 1

BCD-Binary Coded Decimal

Desimal	5421	5311	4221	3321	2421	8421	7421
0	0000	0000	0000	0000	0000	0000	0000
1	0001	0001	0001	0001	0001	0001	0001
2	0010	0011	0010	0010	0010	0010	0010
3	0011	0100	0011	0011	0011	0011	0011
4	0100	0101	1000	0101	0100	0100	0100
5	1000	1000	0111	1010	1011	0101	0101
6	1001	1001	1100	1100	1100	0110	0110
7	1010	1011	1101	1101	1101	0111	1000
8	1011	1100	1110	1110	1110	1000	1001
9	1100	1101	1111	1111	1111	1001	1010

APPENDIX 2/LAMPIRAN 2

ASCII Code

MSB									
LSB	Binary	000	001	010	011	100	101	110	111
Binary	Hex	0	1	2	3	4	5	6	7
0000	0	NUL	DLE	sp	0	@	P	.	p
0001	1	SOH	Dc1	!	1	A	Q	a	q
0010	2	SIX	Dc2	"	2	B	R	b	r
0011	3	ETX	Dc3	#	3	C	S	c	s
0100	4	EOQ	Dc4	\$	4	D	T	d	t
0101	5	END	Nak	%	5	E	U	e	u
0110	6	ACK	Syn	&	6	F	V	f	v
0111	7	BEL	Etb	'	7	G	W	g	w
1000	8	BS	Ca	(8	H	X	h	x
1001	9	HT	Em)	9	I	Y	i	y
1010	A	LF	Sub	*	:	J	Z	j	z
1011	B	VT	Esc	+	;	K	[k	{
1100	C	FF	FS	,	<	L	\	l	
1101	D	CR	GS	-	=	M]	m	}
1110	E	SO	RS	.	>	N	^	n	~
1111	F	SI	US	/	?	O	-	o	DEL