

(3)

SULIT



BAHAGIAN PEPERIKSAAN DAN PENILAIAN
JABATAN PENDIDIKAN POLITEKNIK
KEMENTERIAN PENDIDIKAN TINGGI

JABATAN KEJURUTERAAN ELEKTRIK

PEPERIKSAAN AKHIR

SESI JUN 2016

DEC3033: COMPUTER ARCHITECTURE AND ORGANIZATION

TARIKH : 26 OKTOBER 2016
MASA : 8.30 AM - 10.30 AM (2 JAM)

Kertas ini mengandungi **SEBELAS (11)** halaman bercetak.

Bahagian A: Objektif (10 soalan)

Bahagian B: Struktur (4 soalan)

Bahagian C: Esei (2 soalan)

Dokumen sokongan yang disertakan : Tiada

JANGAN BUKA KERTAS SOALANINI SEHINGGA DIARAHKAN

(CLO yang tertera hanya sebagai rujukan)

SULIT

SECTION B: 60 MARKS***BAHAGIAN B: 60 MARKAH*****INSTRUCTION:**

This section consists of **FOUR (4)** structured questions. Answer **ALL** questions.

ARAHAN:

*Bahagian ini mengandungi **EMPAT (4)** soalan berstruktur. Jawab **SEMUA** soalan.*

QUESTION 1***SOALAN 1***

CLO1

C1

- (a) List
- THREE (3)**
- generations in the history of the computer system.

*Senaraikan **TIGA (3)** generasi sejarah bagi sistem komputer.*

[3 marks]

[3 markah]

CLO1

C2

- (b) Describe
- FIVE (5)**
- reasons for studying computer architecture and organization.

*Nyatakan **LIMA (5)** sebab mengapa perlu mempelajari organisasi dan senibina komputer.*

[5 marks]

[5 markah]

CLO2

C3

- (c) Compare between Reduced Instruction Set Computing (RISC) and Complex Instruction Set Computing (CISC).

Bandingkan di antara Mengurangkan Set Arahan Pengkomputeran (RISC) dan Set Pengalamatan Kompleks Pengkomputeran (CISC).

[7 marks]

[7 markah]

QUESTION 2**SOALAN 2**CLO1
C2

- (a) Identify the function of Multiplexer (MUX) and draw the symbol of this component.

Kenalpasti fungsi Pemultipleks (MUX) dan lukiskan simbol komponen ini.

[3 marks]

[3 markah]

CLO1
C3

- (b) Sketch Shift Left Register using 4 bit JK flip flop.

Lakarkan Daftar Anjakan Kekiri menggunakan flip flop JK 4 bit.

[5 marks]

[5 markah]

CLO2
C4

- (c) Develop diagram for the state of the 4-bit register (SRG4) for the data input and clock waveforms in Figure B2. The register initially contains all 1s.

Binakan gambarajah untuk keadaan daftar 4 bit (SRG4) bagi data masukan dengan gelombang masa seperti Rajah B2. Setiap talian pada daftar bermula dengan 1.

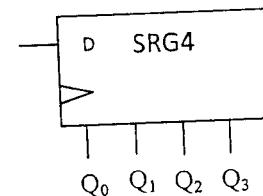
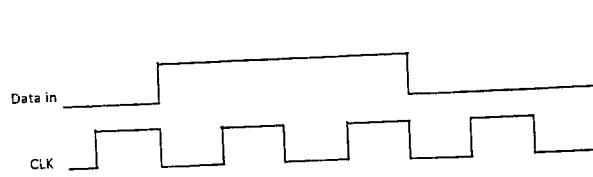


Figure B2/Rajah B2

[7 marks]

[7 markah]

QUESTION 3

SOALAN 3

CLO1
C2

(a) Explain function of Arithmetic Logic Unit (ALU) and sketch the ALU symbol.

Jelaskan fungsi Unit Logik Aritmetik (ALU) dan lakarkan simbol ALU.

[3 marks]

[3 markah]

CLO1
C3

(b) Sketch binary half adder, including truth table, schematic, diagram, boolean expression and block diagram.

Lakarkan penambah separuh penduaan termasuk jadual kebenaran, gambarajah skematik, ungkapan boolean dan gambarajah blok.

[5 marks]

[5 markah]

CLO 2
C4

(c) Illustrate the Parallel Binary Adder to do addition and subtraction in a parallel arithmetic element. Calculate and fill in the Table 1 below if M bit must be set to 0 for addition and 1 for subtraction.

Lakarkan litar penambah perduaan selari untuk melakukan penambahan dan penolakan dalam elemen aritmetik selari. Kira dan penuhkan Jadual 1 dibawah jika M diseitkan kepada 0 untuk penambahan dan 1 untuk penolakan.

Table 1/ Jadual 1

Operation	4-bit input A				4-bit input B				1's complement				M	4-bit output with carry					
A + B/ A - B	A ₃	A ₂	A ₁	A ₀	B ₃	B ₂	B ₁	B ₀	B ₃	B ₂	B ₁	B ₀	M	C ₅	S ₄	S ₃	S ₂	S ₁	
8 + 10																			
14 - 9																			

[7 marks]

[7 markah]

QUESTION 4***SOALAN 4***CLO1
C1

- (a) Based on Figure B4, identify storage hierarchies labeled with X, Y and Z.
Berdasarkan Rajah B4, kenalpasti hirarki penyimpanan data berlabel X, Y dan Z.

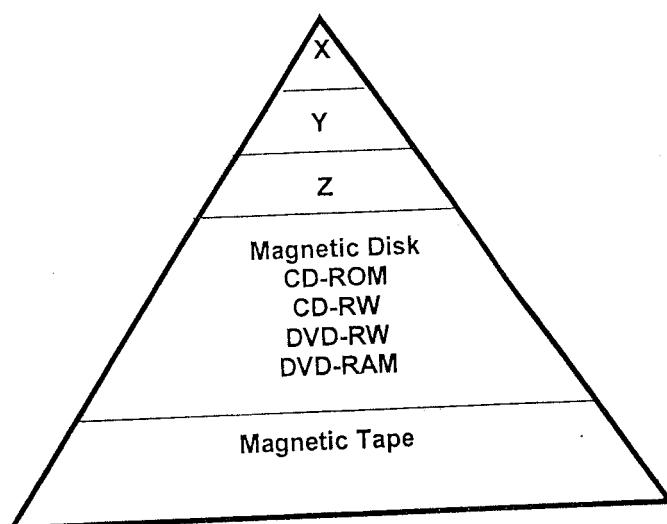


Figure B4/Rajah B4

[3 marks]

[3 markah]

CLO1
C2

- (b) Based on Table B4, differentiate two technique of virtual memory implementation.
Berdasarkan Jadual B4, bezakan antara dua teknik implementasi ingatan maya.

Table B4/ Jadual B4

	Paging	Segmentation
Word per address		
Programmer visible		
Block replacement		
Memory use inefficiency		
Efficient disk traffick		

[5 marks]

[5 markah]

CLO1
C3

Consider a machine with a Main memory of size 4GB(2^{32}), with each byte directly addressable by a 32 bit address. The main memory will divide into blocks of each 32 byte (2^5). A cache memory of 512KB(2^{19}), divided into blocks of each 32bytes(2^5).

Pertimbangkan mesin dengan memori Utama bersaiz 4GB (2^{32}), dengan setiap bait dipemetaan langsung oleh alamat 32 bit. Memori utama akan dibahagikan ke dalam blok setiap 32 bait (2^5). Ingatan cache 512 KB (2^{19}), dibahagikan kepada blok setiap 32bytes (2^5).

- (c) Based on statement above, for a direct mapped cache :

Berdasarkan kenyataan di atas, untuk direct mapped cache :

- i. Calculate the tag, slot and word field

Kirakan bidang tag, slot dan word.

- i. Illustrate the format of main memory address.

Gambarkan format pengalamatan ingatan utama.

[7 marks]
[7 markah]

SULIT

SECTION C: 30 MARKS***BAHAGIAN C: 30 MARKAH*****INSTRUCTION:**

This section consists of **TWO (2)** essay questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi DUA (2) soalan eseai. Jawab SEMUA soalan.

CLO2 **QUESTION 1**C3 **SOALAN 1**

Calculate the equation below in binary number (**used 2's complement method**). Show all calculation involve completely.

*Kirakan persamaan di bawah dalam nombor binari (gunakan kaedah pelengkap 2).
Tunjukkan semua pengiraan yang terlibat dengan lengkap.*

$$(BA_{16} - 1B_{16}) + (132_{10} \div 3_8) =$$

[15 marks]

[15 markah]

CLO2 **QUESTION 2**C3 **SOALAN 2**

You are required to change the design of a computer system because it has a high CPU usage. Choose the right way, how the computer system reduce the CPU usage during the data transfer activity between peripheral and memory.

Anda dikehendaki untuk mengubah reka bentuk sistem komputer kerana ia mempunyai penggunaan CPU yang tinggi. Pilih cara yang betul, bagaimana sistem komputer mengurangkan penggunaan CPU semasa aktiviti pemindahan data antara periferal dan ingatan.

[15 marks]

[15 markah]

END OF QUESTION**SOALAN TAMAT**